

Projet de travaux pratiques Réalisation du processeur WDR PC-8

Le projet est à effectuer en binôme (ou *exceptionnellement*, en monôme, après consultation de l'encadrant-e des séances de travaux pratiques). Les fichiers demandés (circuit Logisim, rapport de projet au format PDF, ...), sont à déposer sur Madoc **au plus tard le dimanche 10 décembre 2023 à 23h55**. Lors de l'examen de fin de premier semestre, un exercice mettra en jeu les éléments acquis lors de ce projet.

Le *WDR Paper Computer* est un modèle d'ordinateur très simple utilisé dans les années 80 pour enseigner sur papier les principes de la programmation. On souhaite implémenter dans Logisim une version 8 bits de cette machine, le *WDR PC-8*.

Le *WDR PC-8* possède une mémoire d'instructions de 256 octets et huit registres, $\$r0, \dots, \$r7$, de 8 bits. Chaque instruction est codée sur un octet et stockée consécutivement en mémoire à partir de l'adresse 0. Le jeu d'instructions du *WDR PC-8* est restreint aux cinq instructions décrites dans la table 1.

TABLE 1 – Jeu d'instructions

Instruction	Opcode	Commentaire
<code>inc i</code>	000_2	Incrémente le registre $\$ri$
<code>dec i</code>	001_2	Décrémente le registre $\$ri$
<code>jmp adr</code>	010_2	Saute à l'adresse absolue adr .
<code>isz i</code>	011_2	Saute l'instruction suivante si $\$ri$ vaut 0
<code>stp</code>	100_2	Arrête le programme

Exemple.

Le programme dans la colonne de droite effectue la somme des registres $\$r0$ et $\$r1$ dans le registre $\$r0$ (le point-virgule introduit un commentaire jusqu'à la fin de la ligne).

```

jmp 3 ; 0
inc 0 ; 1
dec 1 ; 2
isz 1 ; 3
jmp 1 ; 4
stp ; 5

```

Les instructions sont représentées en mémoire suivant le format **I** ou **R** (figure 1). L'initialisation des registres se fait manuellement.

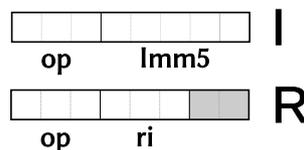


FIGURE 1 – Format des instructions

La figure 2 présente une vue d'ensemble de l'implémentation dans Logisim du processeur *WDR PC-8* :

Le circuit nextAddrLogic. Ce circuit contient le registre PC de 8 bits pointant sur la prochaine instruction à exécuter. Il est aussi responsable de la mise à jour de PC en fonction de la dernière instruction exécutée ;

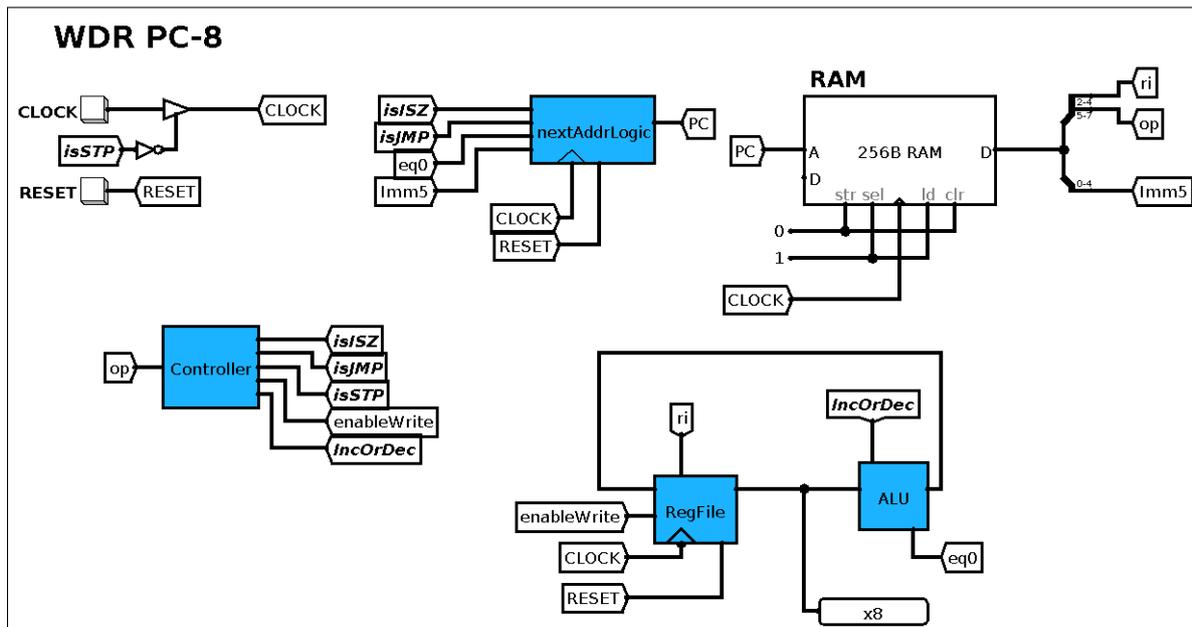


FIGURE 2 – Vue d'ensemble du processeur *WDR PC-8*.

Le circuit Controller. Ce circuit détermine la valeur des indicateurs régulant les signaux du processeur en fonction de l'opcode de l'instruction courante ;

Le circuit RegFile. Le circuit RegFile contient le banc de 8 registres de la machine ;

Le circuit ALU. Ce circuit contient l'unité arithmétique chargée d'effectuer les additions et soustractions. Elle positionne aussi la sortie eq0 à 1 si la valeur en entrée est nulle.

Travail demandé

L'objectif du projet est de réaliser dans Logisim une implémentation du *WDR PC-8* en suivant le plan proposé ci-après. On devra rendre un fichier Logisim ainsi qu'un rapport au format PDF indiquant précisément la démarche suivie pour réaliser chaque partie du processeur. Le barème accordera autant d'importance au rapport qu'au fichier Logisim.

1. Déterminer le format de représentation en mémoire de chacune des instructions du *WDR PC-8* ;
2. Traduire en code machine binaire puis hexadécimal le programme d'addition présenté en exemple sur la première page ;
3. Créer le circuit comportant la mémoire RAM et le tester ;
4. Créer le circuit ALU et le tester ;
5. Créer le circuit RegFile et le tester ;
6. Créer le circuit Controller et le tester ;
7. Créer le circuit nextAddrLogic et le tester ;
8. Assembler tous les composants pour réaliser le processeur *WDR PC-8*. On pourra tester le circuit avec le fichier [twotimes.raw](#) disponible sur madoc ;
9. Proposer un programme en langage d'assemblage *WDR PC-8* et en code machine. On fournira les deux fichiers dans l'archive rendue sur madoc ;
10. **(Question bonus).** En conservant l'architecture du processeur, proposer et implémenter une nouvelle instruction pour le processeur *WDR PC-8*.