

Feuille de travaux pratiques n° 2

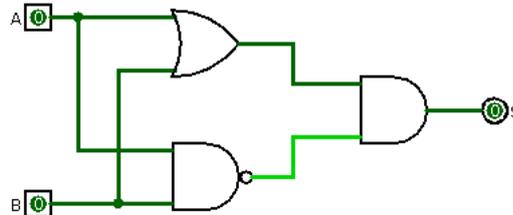
Circuits combinatoires

Le logiciel logisim permet de simuler et d'analyser des circuits logiques combinatoires et séquentiels. On se reportera à sa documentation accessible à partir de la page du cours sur *madoc*.

Premiers pas

Dans cette section, on va apprendre à utiliser Logisim pour réaliser et simuler un circuit.

- Créer le circuit ci-dessous. On prendra soin de nommer les entrées et les sorties en utilisant le champ «Label» de leurs caractéristiques et pas le bouton d'édition de texte «A» ;



- Simuler le circuit pour déterminer sa table de vérité ; en déduire la porte équivalente ;
- La fonction $T(A, B, C) = (T_1, T_2, T_3)$ est définie par la table de vérité suivante :

A	B	C	T_1	T_2	T_3
0	0	0	0	0	0
0	0	1	0	0	1
0	1	0	0	1	0
0	1	1	0	1	1
1	0	0	1	0	0
1	0	1	1	0	1
1	1	0	1	1	1
1	1	1	1	1	0

- Calculer les expressions logiques pour T_1 , T_2 et T_3 . On pourra utiliser des tableaux de Karnaugh pour simplifier les résultats ;
- Implémenter le sous-circuit T à trois entrées et trois sorties ;
- Utiliser le sous-circuit T pour implémenter une porte NON ;
- Utiliser le sous-circuit T pour implémenter une porte ET. Que peut-on en déduire sur la nature de T ?

Conception d'un circuit

On cherche maintenant à concevoir un circuit qui réalise l'addition de deux nombres binaires exprimés sur 4 bits. On s'attachera à mettre en pratique les possibilités offertes par Logisim (sous-circuits, *splitters*, tunnels).

- Écrire la table de vérité de la fonction *add1* réalisant l'addition de deux bits. La fonction *add1* a deux entrées (les bits à ajouter) et deux sorties (le bit résultat et la retenue sortante R_s) ;

2. Réaliser dans logisim le circuit add1 ; tester le circuit pour vérifier que ses sorties correspondent bien à ce qui est attendu ;
3. Écrire la table de vérité de la fonction add1r effectuant l'addition de deux bits et d'une retenue entrante R_e ; la fonction add1r a donc trois entrées (les deux bits à ajouter et la retenue R_e) et deux sorties (le bit résultat et la retenue sortante R_s) ;
4. Réaliser le circuit correspondant à add1r en utilisant le nombre nécessaire d'instances du sous-circuit add1. Tester le circuit ;
5. Réaliser le circuit add4 permettant l'addition de deux nombres binaires sur 4 bits en utilisant le nombre nécessaire d'instances du circuit add1r. Tester le circuit ;
6. Suivant la même démarche, réaliser le circuit sub4 de soustraction sur 4 bits.