



Faculté des Sciences et Techniques de Nantes

Technologies VLSI (Very Large Scale Integration)
CTAO sur Silvaco -VWF (Virtual Wafer Fabrication)

*Simulation de la fabrication de
composants semi-conducteurs
et
caractéristiques électriques associées*

2021-2022

A. Rhallabi

SOMMAIRE

1. Introduction à la fabrication virtuelle sur SILVACO	3
2. Objectif	3
3. Utilisation du logiciel	3
4. Application 1 : transistor NMOS	5

1. Introduction à la fabrication virtuelle sur SILVACO

Le logiciel **SILVACO** est un outil de recherche et de développement utilisé en industrie des semi-conducteurs dans le but d'éviter les trop nombreuses procédures empiriques du type essai erreur dans la mise au point d'une filière technologique. Il permet de simuler les différentes étapes du procédé de fabrication (implantation ionique, diffusion, oxydation, dépôt, gravure, recuit...) et au final permet d'obtenir les caractéristiques électriques du dispositif (courbes I(V)).

On réalise donc une simulation de A à Z à l'aide de modèles physiques très complets. La puissance de calcul des ordinateurs étant limitée, ce type d'approche vise à simuler un composant élémentaire générique pour la filière technologique utilisée.

SILVACO offre une variété d'outils de simulation des étapes du procédé:

ATHENA : permet l'initialisation de la structure de base et la génération du maillage nécessaire pour la résolution des équations aux dérivées utilisées dans les différents modèles physiques (diffusion, transport des porteurs chargés). Il simule aussi les étapes technologiques des composants intégrés. :

ATLAS : permet de simuler les caractéristiques électriques à partir des caractéristiques géométriques, physiques (matériaux, charges ...) du micro-composant.

2. Objectif de ce travail

Il s'agit de se familiariser avec la fabrication virtuelle des composants intégrés et appréhender les couplages existant entre la technologie, les propriétés des matériaux et les propriétés électriques des micro-composants. Deux exemples complémentaires sont choisis:

- I. Simulation d'un transistor enrichi NMOS de longueur de grille $L_g=2 \mu\text{m}$ et de tension de seuil $V_{TN}=0.5 \text{ Volts}$

Pour chaque cas, la première partie consiste à simuler les étapes technologiques, la deuxième partie est consacrée à l'étude des caractéristiques électriques.

3. Utilisation du logiciel Silvaco

SILVACO utilise l'interface **VWF** (Virtual Wafer Fab) qui permet de dialoguer d'une manière interactive avec les différents outils existant. Il fonctionne sous environnement WINDOWS.

→ Pour une première utilisation

Créer un répertoire SILVACO :

Cliquer sur : Explorateur de fichiers

Cliquer sur : ([\\HOMESERV](#))(Z:)

Sélectionner **Nouveau** → **Dossier**

Nommer le Dossier : **SILVACO**

Sur le bureau

Cliquer sur :

[Logiciels Enseignement](#) → [Silvaco](#) → [Deckbuild](#)

Vous êtes dans l'environnement Deckbuild

Cliquer sur

[File](#) → [New](#)

Cliquer sur :

[File](#) → [Save As](#) → [My Computer](#) → [HOME \(Z :\)](#) → [SILVACO](#)

Sauvegarder le fichier en [nmos.in](#)

Sur la première ligne de fichier taper

[go Athena](#)

Vous pouvez maintenant commencer à insérer les étapes à partir des menus se trouvant dans [Commands](#)

→ **Pour une utilisation ultérieure**

Sur le bureau

Cliquer sur :

[Logiciels Enseignement](#) → [Silvaco](#) → [Deckbuild](#)

Vous êtes dans l'environnement Deckbuild

[File](#) → [open](#) → [My Computer](#) → [HOME \(Z :\)](#) → [SILVACO](#) → [nmos.in](#)

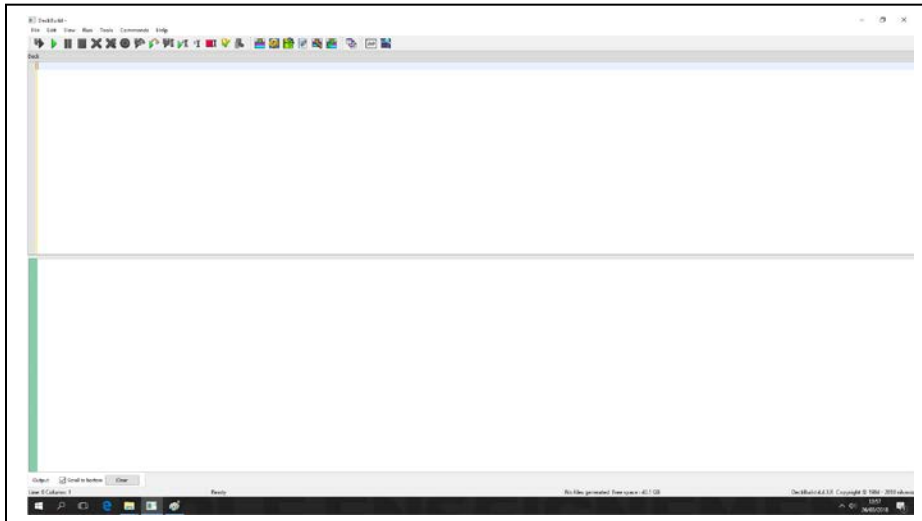


Fig. 1 Environnement Deckbuild

DeckBuild est l'environnement qui permet de générer les commandes du process, d'exécuter les simulations et d'analyser leurs résultats.

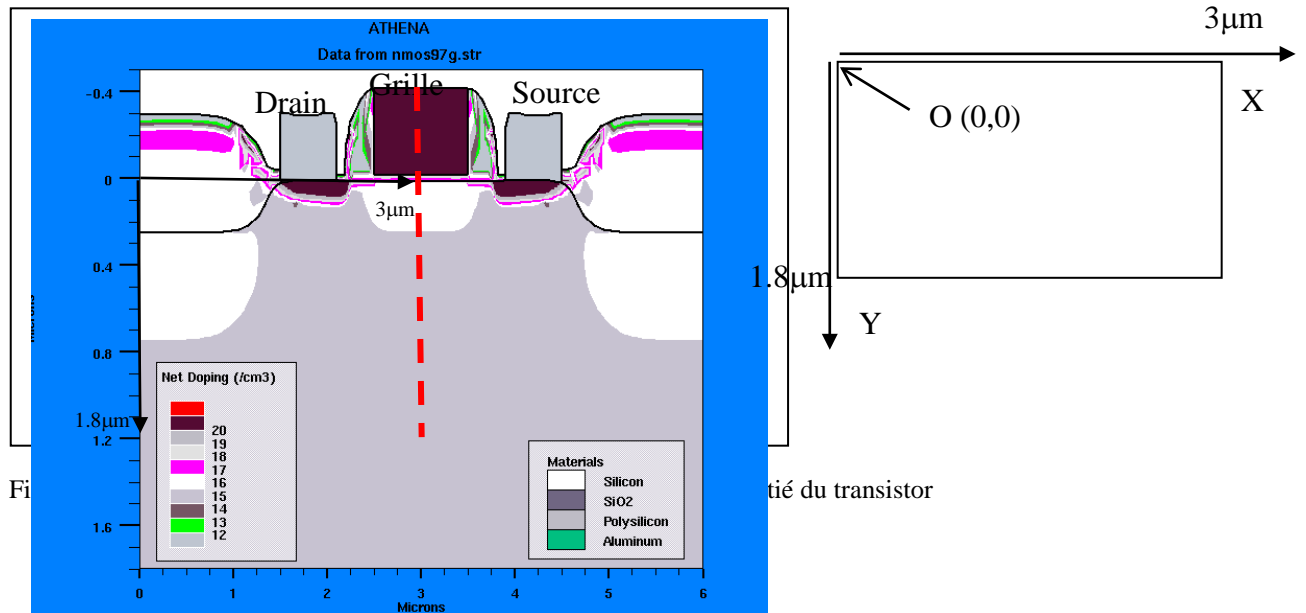
4. Application 1 : Transistor NMOS de longueur de grille $L=2 \mu\text{m}$ de tension de seuil $V_{TN}=0.5 \text{ V}$

A. Etapes technologiques

Comme le transistor MOS présente une symétrie parfaite, nous ne considérons pour des raisons de rapidité de calcul que la moitié du domaine suivant l'axe des x. A la fin de la simulation et par une simple symétrisation, on obtient la structure complète du transistor **NMOS**. Par conséquent, notre domaine maillé se réduit de moitié sur une longueur de $3 \mu\text{m}$ et une profondeur de $p=1.8 \mu\text{m}$.

L'étape clé est l'ajustement de la tension de seuil, qui est d'abord obtenu par itérations dans la partie procédé de fabrication; la validation finale de V_{TN} est faite à partir de la courbe $I_D(V_{GS})$.

→ Sauvegarder chaque étape i de simulation dans un fichier "etapei.str" $i=1,2,3,4,\dots$



Etape No1 : définition du maillage et dopage substrat

1. Définir la partie utile du substrat : $0 < x < 3 \mu\text{m}$ et $0 < y < 1.8 \mu\text{m}$ (moitié du transistor)

Avec le bouton droit de la souris **Commands-->Mesh Define**

Insérer les points suivants :

Selon X :

loc=0, spac=0.1

loc=1.2, spac=0.1

loc=2, spac=0.02;

loc=2.5, spac = 0.02

loc=3, spac = 0.05

Saisir un commentaire (facultatif)

Cliquer sur **WRITE**

selon Y :

loc=0 spac=0.02

loc=.3 spac=0.04

loc=0.6 spac=0.15

loc=1.8 spac=0.15

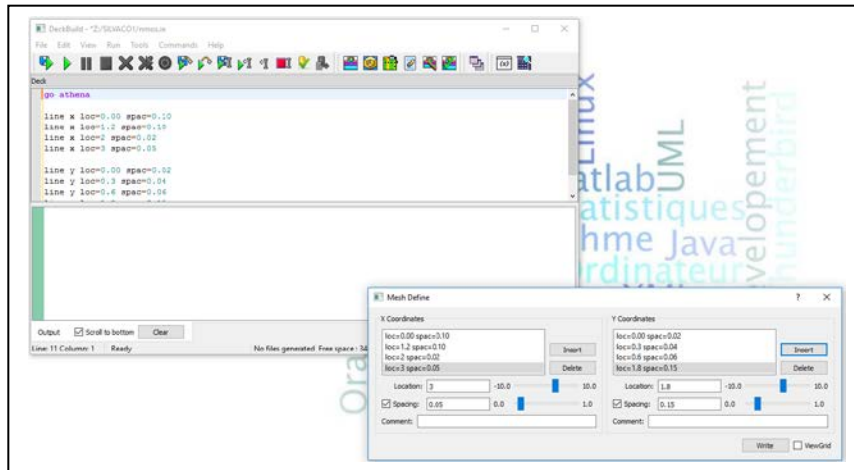


Fig. 3

2. Définir le type de substrat, son orientation cristallographique (100) ainsi que la concentration du dopage (Bore) du Si dopé P; concentration = $5E14 \text{ cm}^{-3}$.

Avant de sélectionner la commande, assurez-vous que votre curseur est à la dernière ligne vide du fichier « nmos.in », ensuite

Commands-->Mesh initialize

Sélectionner le Bore comme dopant et l'option **by concentration**. Introduisez la valeur **5E14**

Dans **Dimensionality** : sélectionner l'option **2D**

Cliquer sur **WRITE**

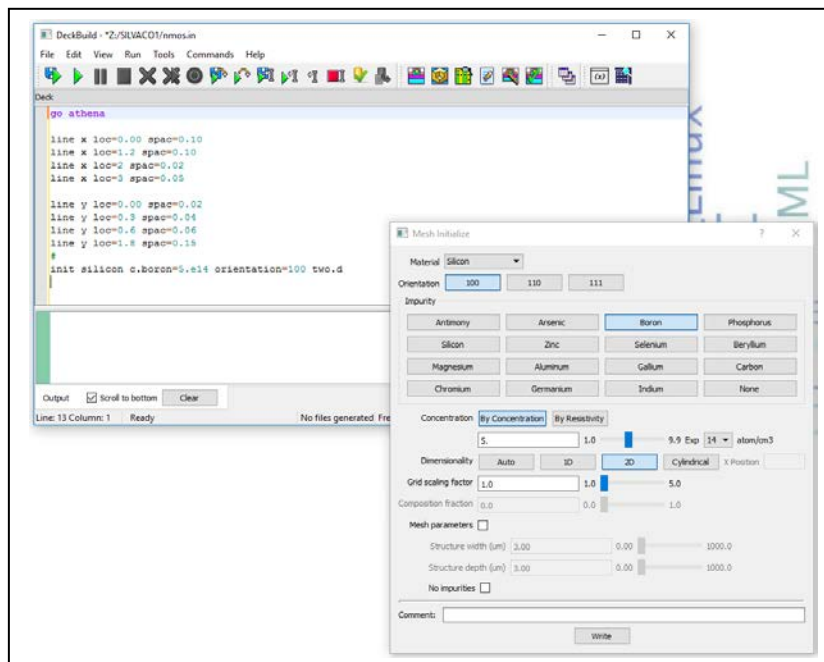


Fig 4.

Première étape étant terminée vous pouvez rediriger le résultat de simulation vers un fichier « etape1.str »

Commands → File/O -- > Save 'etape1.str'

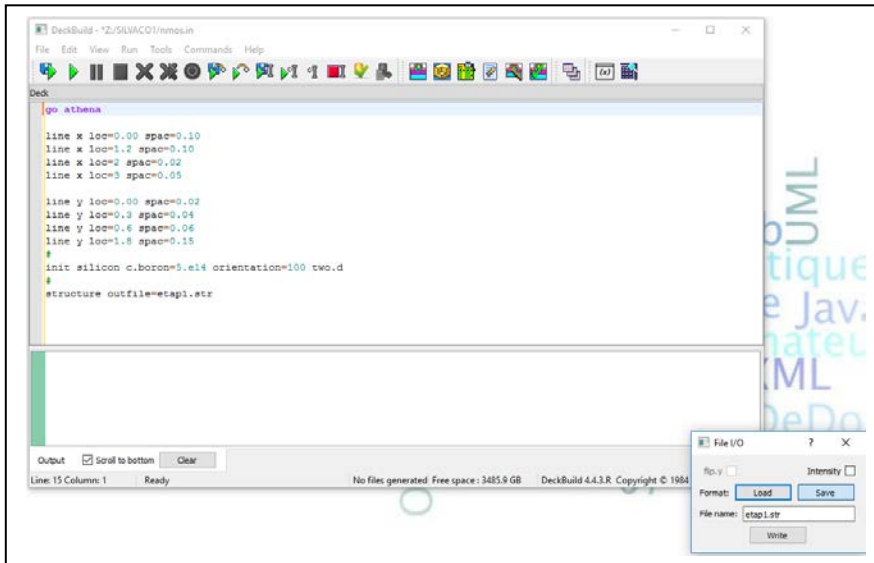


Fig. 5

Pour lancer la simulation, cliquer sur « RUN »

Une fois la simulation terminée :

Avec le curseur de la souris, sélectionner avec le bouton gauche **etap1.str**

Tools → TonyPlot

Sur la fenêtre graphique Tonyplot

Cliquer sur

Plot → Display

Cliquer sur l'icône de maillage pour le visualiser

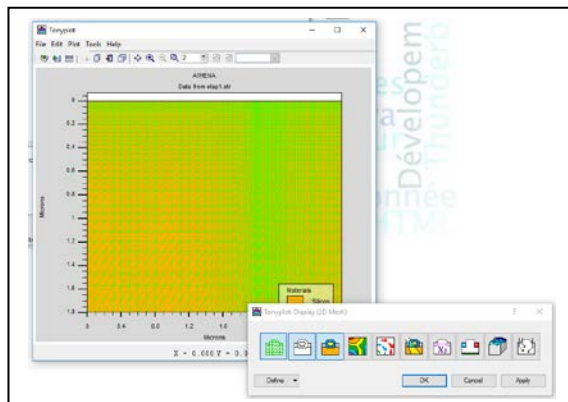


Fig6

Le menu : **Tools** → **Cutline** vous permet de visualiser les coupes transversales et longitudinales

Sélectionner **Tools** → **Cutline**

Avec le bouton gauche de la souris, tirer un trait du **haut vers le bas** en **x=1.6** pour faire une coupe transversale

Sélectionner la fenêtre de droite puis sélectionner le menu ;

Plot → **Display**

Désélectionner le menu **Abs Net Doping**

Sélectionner l'option **Acceptor Conc** puis **Donor Conc** puis Cliquer sur **OK**

Vous pouvez aussi visualiser des coupes longitudinales à n'importe quel point **y**

Remarque : L'analyse des profils de concentrations doit se faire à chaque étape

Etape No2: Mise en place de l'oxyde de champ localisé (LOCOS)

Cette étape vise à l'isolement entre dispositifs et est réalisée localement de part et d'autre des emplacements source (S) et drain (D). Seules les parties du substrat non masquées subissent l'étape d'oxydation.

1. Déposer un film de nitrure de silicium (Si_3N_4) de $0.5\mu\text{m}$. Ce film permet de masquer les zones qui ne vont pas subir d'oxydation.

Commands-->Process-->Deposit-->Deposit

2. Déclarer le nom du matériau (Nitrure) et l'épaisseur ($0.5\mu\text{m}$)

Cliquer sur «**Grid**» puis cocher Total number of **grid layers** : introduiser la valeur **10**

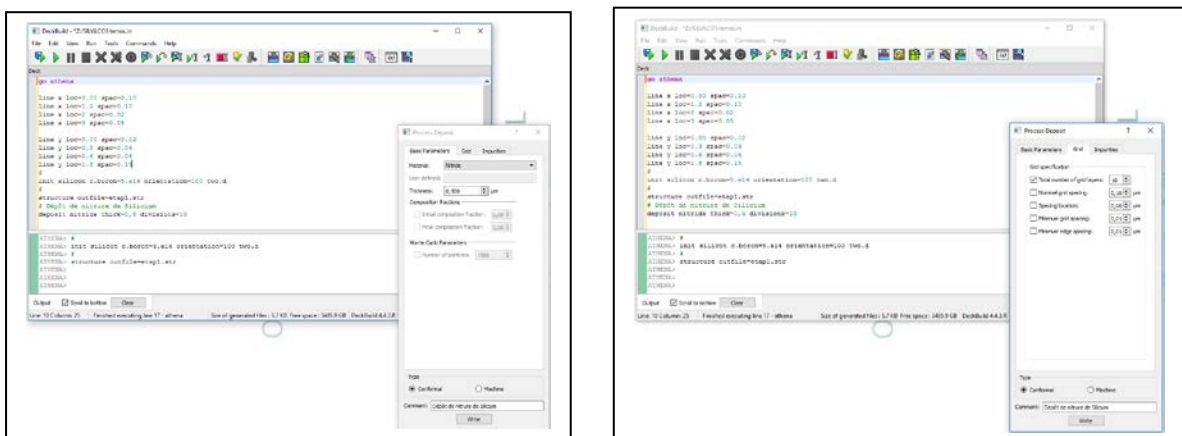


Fig. 7

3. Graver juste la partie de nitrure de silicium (0 à 1 μm) pour dégager la zone de silicium qui va subir l'oxydation humide. La partie complémentaire non gravée (1 à 3 μm) empêche la zone masquée de s'oxyder.

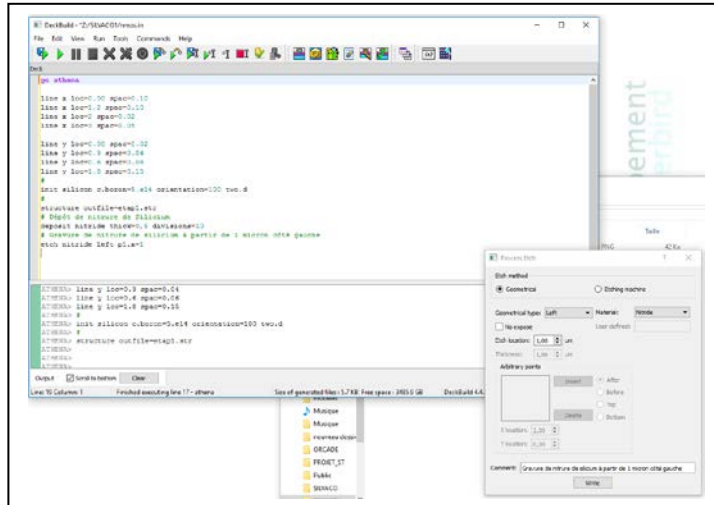


Fig8.

Commands-->Process-->Etch-->Etch

Dans Geometrical type sélectionner « left »

Dans Etch location introduir 1 μm

Dans Material déclarer le matériau « Nitride »

Dans Comment : Introduir un commentaire (facultatif)

Cliquer sur **WRITE**

3. Faire croître l'oxyde de champ (LOCOS) dans les conditions suivantes pour le gaz O_2 (durée=42 min et $T=1100\text{ }^\circ\text{C}$), sous atmosphère humide.

Bouton droit de la souris **Commands-->Process-->Diffuse--> Wet O_2**

Définir le temps d'oxydation et la température du gaz O_2 .

Bouton gauche de la souris Cliquer sur **WRITE**

4. Graver le reste de nitrure de silicium qui a joué le rôle du masque.

Commands-->Process-->Etch-->Etch

Déclarer le matériau « Nitride »

Utilise l'option **all**

Cliquer sur **WRITE**

cliquer sur

Commands → File/I/O -- > Save 'etape2.str'

Cliquer sur **WRITE**

Une fois la simulation terminée :

avec le curseur de la souris, sélectionner avec le bouton gauche **etap2.str**

puis cliquer sur : **Tools-->TonyPlot**

Sur la fenêtre graphique Tonyplot, cliquer sur

Tools → Cutline

Faire une coupe transversale en $x=2$ microns puis en $x=0.4$ microns

Que constatez-vous ?

Etape No 3: Mise en place de l'oxyde de grille

Cette étape correspond à une oxydation sèche, (sous oxygène pur) et n'est pas localisée, à ce niveau.

Définir le temps d'oxydation ainsi que la température du gaz ($t=25\text{min}$ et $T=1000\text{ °C}$).

Commands-->Process-->Diffuse--> Dry O₂

Faire l'extraction de l'oxyde de silicium SiO₂ en utilisant la commande :

Commands → Extract

Dans **Extract** sélectionner **Material thickness**

Dans **Material...** ,sélectionner **SiO₂**

Dans **Name**, donner un nom, **exemple** « **épaisseur** »

Dans **Value**, introduire **2.9** (position s'extraction selon x , presque au milieu de du canal)

Puis cliquer sur **WRITE**

Etape No 4: Extraction de la tension seuil V_{TN} : étape virtuelle

Pour Evaluer la tension V_{TN} du transistor MOS, il faut compléter la structure MOS (Métal, Oxyde, Semiconducteur). On considère ici, que la tension de seuil est indépendante du dimensionnement. Aussi, on dépose une couche de polysilicium fortement dopé, présentant donc une forte conductivité (équivalent métal), sur toute la longueur de l'oxyde de grille et identique à celle de la structure finale.

1. Déposer du polysilicium d'épaisseur ($0.4\ \mu\text{m}$), dopé au phosphore (concentration de $10^{20}\ \text{cm}^{-3}$).

Commands-->Process-->Deposit-->Deposit

2. Déclarer le nom du matériau (**Polysilicon**) et l'épaisseur (**$0.5\ \mu\text{m}$**)

Cliquer sur «**Grid** » puis cocher Total number of **grid layers** : introduiser la valeur **10**

Cliquer sur l'option qui vous permet de déclarer la concentration des dopants phosphore (concentration de 10^{20} cm^{-3}). Pour cela :

Cliquer sur **Impurities**

Cliquer sur l'option **Phosphorus** et déclarer **10^{20}**

2. Extraire la valeur de la tension de seuil. Pour cela utiliser la commande :

Commands-->Extract

Extract Process Quick 1D Vt:

- .Sélectionner le type de transistor (**NMOS**)
- .Définir la densité de charges d'interface **Q_{SS} ($5E10 \text{ cm}^{-2}$)**
- .Définir le travail de sortie électronique du polysilicium (**Work fonc=4.28**)
- .Définir la position (en μm) du point d'évaluation de V_{TN} , (**X=2.9**).
- . Donner un nom à la tension seuil

Remarque : la valeur de V_{TN} extraite étant inférieure à celle fixée par le cahier des charges, il faut passer par une étape d'ajustement par implantation ionique.

Avant de passer à l'étape suivante, mettre l'étape N°4 en commentaire, c'ad les deux lignes :

#Deposit Polysilicon

#Extract

Etape N° 5 : Ajustement de la tension seuil

Cette étape est obtenue par utilisation de la technique d'implantation ionique qui consiste à bombarder la zone du canal (zone de la grille) dans le silicium par un faisceau d'ions accepteurs (Bore par exemple). On peut ainsi augmenter localement la quantité de dopants de type P dans le canal et par conséquent la tension seuil V_{TN} . L'implantation ionique se déroule à travers un masque d'arrêt total en dehors de la zone canal et d'arrêt partiel au dessus du canal. On contrôle ainsi la dose des dopants tout en assurant une implantation superficielle.

A partir d'une dose fixée à **$D_i=5E12$ (cm^{-2})**, et d'une énergie d'implantation **$E_i=75$ keV** et d'une épaisseur du masque de $0.3 \mu\text{m}$ au dessus du canal, faire varier l'épaisseur du masque pour que V_{TN} respecte le cahier des charges.

Pour cela:

1. Déposer une couche de nitrure de silicium d'épaisseur $0.6 \mu\text{m}$

Commands-->Process-->Deposit-->Deposit

Déclarer le matériau **Nitride**

2. Graver une partie de nitrure pour laisser juste une épaisseur de 0.3 μm de masque au dessus du canal, ($2 < X < 3 \mu\text{m}$):

Commands-->Process-->Etch-->Etch

Utiliser l'option **anyshape**

Définir les zones gravées localement à l'aide des 4 points sommets d'un rectangle. Les ordonnées sont prises négativement au dessus.

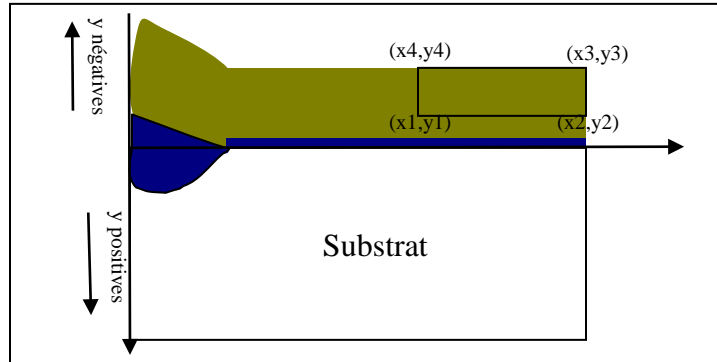


Fig. 9

Les coordonnées des 4 points à déclarer.

Déclarer le matériau à graver « **Nitride** »

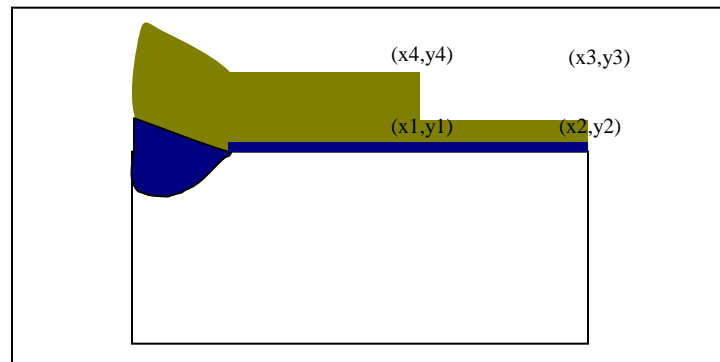


Fig. 10 Résultat : Structure après l'étape de gravure

3. Réaliser une implantation ionique avec des atomes de bore: $D_i = 5 \text{ E}12 \text{ cm}^{-2}$ et $E_i = 75 \text{ kev}$.

Commands-->Process-->Implant

4. Graver le nitride

Commands-->Process-->Etch-->Etch

Déclarer le matériau à graver « **Nitride** »

Utiliser l'option **All**

5. Extraire à nouveau la tension V_{TN}

Commands-->Process-->Deposit-->Deposit

Déclarer le matériau **Polysilicon**

Cliquer sur l'option « **Number of grid layers** » puis déclarer **10**

Cliquer sur l'option qui vous permet de déclarer la concentration des dopants phosphore (concentration de 10^{20} cm^{-3}):

Cliquer sur **Impurities**

Cliquer sur l'option **Phosphorus** et déclarer **10^{20}**

2. Extraire la valeur de la tension seuil. Pour cela utiliser la commande :

Commands-->Extract

Extract Process Quick 1D Vt:

.Sélectionner le type de transistor (**NMOS**)

.Définir la densité de charges d'interface **Q_{ss} ($5E10 \text{ cm}^{-2}$)**

.Définir le travail de sortie électronique du polysilicium (**Work fonc=4.28**)

.Définir la position (en μm) du point d'évaluation de V_{TN} , (**X=2.9**).

. Donner un nom à la tension seuil

6. Procéder par itérations jusqu'à ajustement.

Etape No 6: Implantation Source-Drain

1. Graver le polysilicium situé sur la zone réservée à la source (entre **X=1.25 à 2.0 μm**). Le polysilicium restant protège le canal et l'oxyde de champ.

Commands-->Process-->Etch-->Etch

Utiliser l'option **anyshape**

2. Effectuer une implantation ionique afin de changer le dopage dans la région qui constitue la source. On passe d'un dopage initialement de type P à un dopage de type N grâce à l'envoi d'un faisceau d'ions Arsenic qui sont des donneurs.

Commands-->Process-->Implant

-> Dopage: Arsenic, dose **$D_i=2E15 \text{ cm}^{-2}$** , et énergie des ions **$E_i= 40 \text{ kev}$** .

Etape No 7: Recuit thermique

1. Graver au préalable le polysilicium situé au dessus du LOCOS.

Commands-->Process-->Etch-->Etch

Utiliser l'option **left**

Déclarer le matériau à graver (**Polysilicon**)

2. Effectuer un recuit sous azote à $T=900\text{ }^{\circ}\text{C}$, avec une durée de 10 min.

Commands-->Process-->Diffuse--> N₂

Etape No 8: Ouverture des contacts Source/Drain

Avant la métallisation, il faut graver l'oxyde résiduel au dessus de la source/drain de façon à obtenir un contact ohmique ($X=1.25 \rightarrow X=1.75\text{ }\mu\text{m}$).

Commands-->Process-->Etch-->Etch

Utiliser l'option **anyshape**

Déclarer le matériau à graver (**Oxide**)

Etape N° 10: Métallisation

L'étape de métallisation sert à mettre un contact ohmique sur la source (et le drain).

1. Déposer une couche d'aluminium d'épaisseur $0.4\text{ }\mu\text{m}$:

Commands-->Process-->Deposit-->Deposit

Déclarer le matériau **Aluminium** et l'épaisseur ($0.5\mu\text{m}$)

Cliquer sur «**Grid** » puis cocher Total number of **grid layers** : introduiser la valeur **10**

2. Graver le métal en dehors des zones de contact ($X=1.25 \rightarrow X=1.75\text{ }\mu\text{m}$).

Commands-->Process-->Etch-->Etch

Utiliser l'option **Left** **x=1.25**

Commands-->Process-->Etch-->Etch

Puis l'option **Right** **x=1.75**

Etape N° 11: Symétrisation de la structure

Comme nous l'avons signalé au début, la simulation 2D du procédé de fabrication du **NMOS** a été faite uniquement sur la moitié du domaine.

- Symétriser la structure avec la commande **Mirror**.

Commands-->Structur-->Mirror

Etape No 11: Mise en place des électrodes

Commds → *Structure* → *Electrode*

electrode name =source x=1.5
electrode name =drain x=4.5
electrode name =gate x=3
electrode name =bulk backside

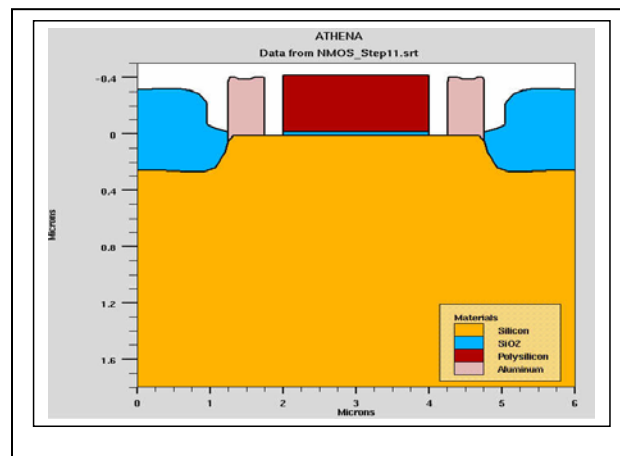


Fig. 11

B. Caractéristiques électriques $I_D=f(V_{GS})$ et $I_D=f(V_{DS})$: du NMOS

Cette partie est effectuée à la suite sous le module ATLAS

1. $I_D=f(V_{GS})$

> Taper les commandes suivantes:

```
go atlas
```

```
models cvt srh print numcarr=2
```

```
contact name=gate n.poly
```

```
interface qf=5e10
```

```
solve vdrain=0.0 vstep=0.025 vfinal=0.1 name=drain
```

```
# Ramp the gate
```

```
log outf=vgs.log
```

```
solve vgate=0 vstep=0.1 vfinal=5 name=gate
```

```
# plot results
```

```
tonyplot vgs.log
```

```
quit
```

2. $I_D=F(V_{DS})$

solve vgate=0 vstep=0.1 vfinal=1 name=gate

solve vdrain=0 vstep=0.1 vfinal=8 name=drain

C. Analyse des résultats obtenus

- Extraire la tension de seuil à partir de la courbe $I_D=F(V_{GS})$
- Faire un retour sur le procédé pour obtenir la valeur attendue de V_{TN}